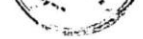


- 
1. INFORMACIJA I JEDINICA INFORMACIJE.
 2. POJAM DIGITALNIH KOLA I DIGITALNIH MREŽA.
 3. BINARNI, OKTALNI I HEKSADECIMALNI BROJNI SISTEM.
 4. KONVERZIJA DECIMALNOG BROJA U BINARNI I OBRNUTO.
 5. KONVERZIJA HEKSADECIMALNOG BROJA U DECIMALNI BROJ.
 6. KONVERZIJA OKTALNOG BROJA U DECIMALNI BROJ.
 7. BCD KODOVI SA TETRADAMA.
 8. PRIRODNI (NBCD) KOD.
 9. KOD "VIŠE 3".
 10. KONTROLA KODOVANJA -KOREKCIJA GREŠAKA PONAVLJANJEM INFORMACIJA.
 11. KOD SA KONTROLOM PARNOSTI.
 12. AKSIOMI I OSNOVANA PRAVILA BULOVE ALGEBRE.
 13. LOGIČKO I KOLO.
 14. LOGIČKO ILI KOLO.
 15. LOGIČKO NILI KOLO.
 16. LOGIČKO NI KOLO.
 17. LOGIČKO XOR KOLO.
 18. LOGIČKO KOLO ZA KOMPACIJU.
 19. OSOBINE I PARAMETRI LOGIČKIH KOLA.
 20. DIODNA LOGIČKA KOLA.
 21. TRANZISTOR KAO PREKIDAČKI ELEMENT.
 22. TRANZISTORSKI INVERTOR.
 23. TRANZISTORSKO NI KOLO.
 24. MOS LOGIČKA KOLA - STATIČKI MOS INVERTOR.
 25. MOS NILI KOLO.
 26. MOS NI KOLO.
 27. DINAMIČKA MOS LOGIČKA KOLA.
 28. SINHRONE I ASINHRONE SEKVENCIJALNE DIGITALNE MREŽE.
 29. FLIP-FLOP KAO MEMORIJSKI ELEMENAT-RS FLIP-FLOP.
 30. TAKTOVANI RS FLIP-FLOP.
 31. D FLIP-FLOP.
 32. BROJAČKI ILI T FLIP-FLOP.
 33. JK FLIP-FLOP.
 34. REGISTRARI.

35. STACIONARNI REGISTAR SA PARALELNIM ULAZOM I PARALELNIM IZLAZOM.
36. POMERAČKI REGISTAR SA SERIJSKIM ULAZOM I SERIJSKIM IZLAZOM.
37. RAZMENA PODATAKA IZMEĐU REGISTARA PREKO MAGISTRALA.
38. BINARNI I DEKADNI BROJAČI.
39. BROJAČI PROIZVOLJNOG MODULA.
40. KRUŽNI BROJAČI, INDIKACIJA BROJANJA.
41. KODER, DEKODER, KONVERTOR KODA.
42. MULTIPLEKSER, DEMULTIPLEKSER.
43. KOMPARATORI.
44. SABIRAČI.
45. MNOŽAČI.
46. DELITELJI.
47. ARITMETIČKO-LOGIČKA JEDINICA.
48. MEMORIJE, KLASIFIKACIJA MEMORIJE.
49. STATIČNE RAM MEMORIJE.
50. DINAMIČKE RAM MEMORIJE.
51. EPROM, EEPROM, EEPROM.
52. ARHITEKTURA MIKRORAČUNARA.
53. BLOK ŠEMA MIKROPROCESORA.
54. STRUKTURA INSTRUKCIJE MIKROPROCESORA.
55. VRSTE ADRESIRANJA.
56. RAZVOJNI SISTEMI I EMULATORI.
57. REALIZACIJA PROGRAMA-DIJAGRAM TOKA.
58. ULAZNO-IZLAZNI UREĐAJI.
59. PRIMENA MIKROPROCESORA.